DOUBLE TRIGGERING MECHANISM FOR ACHIEVING FASTER TURN-ON



Abstract not available for JP 2003526200 (T) Abstract of corresponding document: WO 0111685 (A1) An ESD protection circuit includes an SCR and a switching means, such as a MOS transistor connected to the SCR so that the SCR is turned on vooby the switching means to allow an ESD pulse to PADpass from a Pad line to a grounded VSS line and thereby dissipate the ESD pulse. The SCR is connected between the Pad line and the VSS line. One MOS switching means is connected between the Pad line and the SCR and has a gate which is connected to a VDD line which maintains the switch in open condition during normal VDD bias conditions. An ESD pulse applied to the Pad line, the switch is preconditioned in ON mode allowing the SCR to be predisposed to conduction to allow the ESD pulse to flow to the VSS line. VSS

Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公表特許公報(A)

(11)特許出願公表番号 特表2003-526200 (P2003-526200A)

(P2003 - 525200A)

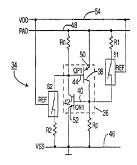
						(43) 2020	D 4-00,134	- 5 /3	2 (2003. 9. 2)
(51) Int.CL.		識別記号		FI				9	-72-1*(参考)
H01L	21/822			H0	1 L	27/06	3 1 1	c	5 F O O 5
	21/8222			HO:	зк	19/003		Z	5 F O 3 8
	21/8238			H0	1 L	27/04		н	5 F O 4 8
	27/04					29/74		G	5 F O 8 2
	27/06					27/08	3 2 1	н	5 J O 3 2
			客查請求	未請求	予備	審査請求 有	f (全 18	A)	最終頁に続く

	- 一	水開水 丁爾多	FEMAL W (E 10 M) MORELLESS
(21) 出原番号	特願2001-526854(P2001-526854)	(71) 出頭人	サーノフ コーポレイション
(86) (22) 出版日	平成12年8月4日(2000.8.4)		アメリカ合衆国,ニュージャージー州
(85) 翻訳文提出日	平成14年2月5日(2002.2.5)		08543, プリンストン シーエヌ 5300,
(86) 国際出願番号	PCT/US00/21316		ワシントン ロード 201
(87) 国際公園番号	WO01/011685	(72) 発明者	ラス, クリスチャン, コーネリアス
(87) 国際公開日	平成13年2月15日(2001.2.15)		アメリカ合衆国、 ニュージャージー州、
(31) 優先権主張番号	60/147, 943		プリンストン, キャッスルトン ロー
(32) 優先日	平成11年8月6日(1999, 8.6)		₽ 73
(33) 優先権主張国	米国 (US)	(72) 発明者	ヴァーハージェ, コーアン, ジェラー
(31) 優先權主張番号	09/627, 090		ド, マリア
(32) 優先日	平成12年7月27日(2000.7.27)	1	ベルギー, ベーー8470 ジステル, ブ
(33) 優先機主張国	米国 (US)		ルーセ パーン 188アー
		(74)代理人	弁理士 山田 行一 (外1名)
			最終質に続く

(54) 【発明の名称】 より速いターンオンを達成する二重トリガー機構

(57) 【要約】

ESDP機関回路は、SCR及び、SCRに接続されるM OSトランジスタをの、スイッチング甲段を含む、 CRは、BSD/パルスがパッドラインから接続されたVS Sライン生で選ばすることができるようにLCTS ESDパ ルスを開散するように、スイッチング予段によってクー ンさつに同じた機能されてい。、TOのMのSスイッチング 手段は、パッドラインと5CRとの間に接続され、通常 がVDDパイプス接触の間、スイッチングを開いた状態に維 持するVDDラインと接続されるゲートを表する。ESD NTAJKがパッドラインとは、SCRはESDパルス NTAJKがパッドラインに加えるが一トを表する。ESD NTAJKがパッドラインに加えるが、SCRはESDパルス VSSラインに使わると、メイツ・ドレス



【特許請求の範囲】

【請求項1】 パッドラインとVSSラインとの間に接続されるSCRと、

パッドラインとSCRとの間に接続されるスイッチと、を備え、

速スイッチは

OF □ 状態のスイッチを維持するV D D ラインにも接続され、E S D パルスか パッドラインに加えられたとき、スイッチがO N 状態にあらかじめ調整され、S C R F E S D パルスがVS S ラインに流れることができるような低薄しやすい 休憩にするE S D 保護団体。

【清末項2】 前記スイッチが、前記パッドラインに接続したソースと、前 記SCRに接続するドレインと、VDDラインに接続したゲートとを有するMO Sトランジスタである。請求項1記載の保護回路。

【講求項3】 前記SCRは、本質的にPNPバイボーラトランジスタ及び NPNバイボーラトランジスタの組合せであり、

前記PNPトランジスタのPタイプコレクタはNPNトランジスタのPタイプ ベース領域と共通しており、

前記PNPトランジスタのNタイプペース領域はNPNトランジスタのNタイプコレクタ領域と共通しており。

前記PNP及び前記NPNトランジスタのエミッタは電気的にパッドライン及 ひVSSラインにそれぞれ提続し、

前記SCRが前記PNP及び前記NPNトランジスタの2つの共通している領域への同時の注入によりターンオンされるようになっている請求項2記載の保護

②結. 【請求項4】 前記パイポーラトランジスタ及びパッドライン及びVSSラ インの名。の共通している領域の間でそれぞれ提続される別々の抵抗を含んている る請求項3日載の保護団法。

【請求項5】 MOSトランジスタが、パイポーラトランジスタの接合Pタ イプ領域に接続されているドレインを有するPMOSトランジスタである請求項 3 記載の保律回路。

【請求項6】 前記パッドラインと前記VDDラインとの間に接続されるタ

イオードを更に備えている請求項5の保護回路。

【請求項7】 表面を有する半導体材料の基板と、

前記基板の前記表面でPタイプ伝導性のウェルと、

前記巻板の前記表面でNタイプ伝導性のウェルと、を備え、

NタイプウェルかPタイプウェルと隣接しており、 前記表面に、前記PタイプウェルのNタイプ伝導性の一対の離隔配置された領域と、

越稿配置されたNタイプ領域間の前記表面上に、絶縁体材料の第1の層と、

前記第1の絶縁体層上に、伝導性の材料の層と、

前に表面に、前にNタイプウェルのPタイプ伝導性の一対の離隔配置された領域と、

離隔配置されたPタイプ領域間の前記表面上に、絶縁体材料の第2の層と、 前記第2の地域体層上に、低層性の材料の層とを編えたESD保護回路を形成 する半導体装置。

(諸本項目) 和記Nタイプ構成の1つは、前記Nタイプロェルと前記Fタ イプフェルと同間のジャンクションに採押しており、期記Nタイプロェルと話び た指加の越隔極度されたフィンガーを有し、前記Fタイプ場域のうちの1つは、 前記Nタイプロェルと前記Fタイプウェルとの間のジャンクションに開設してお り、Pタイプフェルに遊びた接数の越隔配置されたフィンガーを有する禁末項7 比数の半導体機能

【請求項9】 前記Nタイプ領域及び前記Pタイプ領域のフィンガーが互い に嵌合されている請求項8の半導体装備。

(請求項10) 前記表面でP+タイプコンタクト領域を前記表面でのPタイプウェル及びNタイプウェルのN+タイプコンタクト領域に含んでいる請求項912戦の半導体装置。

[条明のは細なは明]

(0001

本出願は、1999年8月6日に出願のアメリカ仮出願第60/147,943号の利益を主張する。

[0002] 【技術分野】

本発明は診電放電(ESD)保護回路に関する。より詳しくは、より迷いター シオンを達成するための二乗トリガー機構を有するESD保護回路に関する。

[0003]

【従来の技術】

MOSトランジスタを含むデジタル集積回路において、静電放電(ESD)か らの保護は、課題である。MOSトランジスタの酸化物厚さがより薄くなる、よ り速い回路の開発に伴い、ESD保護の十分なレベルを提供することは、更によ り大きい課題になった。シリコン制御整流(SCR)装置が、ESD保護のため にこれまで使われてきた。CMOS技術でのそれらを使用するための大きな改良 は、いわゆる低電圧トリガーSCR回路であった。それは、通常有利なウェルー ツーウェル(well‐to‐well) ブレークダウンよりも低いトリガー電 圧及びトリガー回路を提供するためにNMOSトランジスタを取り入れている。 図1は、代表的な妖電圧トリガーSCRESD保護図路(包括的に1として示す) の回路図である。低電圧トリガーSCR回路10は、バッドライン13とVS Sライン15との間を接続するNMOSトランジスタ14と、SCR12を備え ている。図2に示すように、代表的なSCR12は、4層16、18、20及び 2.2を有する半導体材料体であることは、理解されていなければならない。層は 、例えばP型伝導性の層16及び20、並びにN型伝導性の層18及び22のよ うな、反対の伝導性タイプを交互にしたものである。金属コンタクト度24及び 2.6は、外側の雇1.6及び2.2に接触している。金属コンタクト2.8が、雇1.8 等の内側の層の1つ接触している。しかし、SCRは、2つのパイポーラトラン ジスタ(PNPトランジスタ及びNPNトランジスタ)で形成されるように考え られることができる。そこでは、PNPトランジスタのN型層が、NPNトラン ジスタの対容を共進しており、PNPトランジスタのP型機のうちの1つが、
NPNトランジスタのP型電子はたている。 生って、図 1の回路的において、
SCR12は、PNPトランジスタ30及びNPNトランジスタ32で形成され
るように電気的に表示される。回路の助作にかいて、バッドトランジスタ31を指数され
(トリカー) させる。これによって、非電域をが、単端されたVSSライン19
にはれることができる。しかし、SCPでは通しているは関連し、ドリガーの行った。
ではれることができる。しかし、SCPでは通しているは関連し、ドリガーの行った。
イアスされなければならない、全体の単動時間は、NPNトランジスタの移動時間を存する
PNNトランジスタの移動時間の関大である。ESO保護団部(特にSCRR度)
回路)は、温をトリガーのブレークランの機能に関するので、PNPトランジスタの移動時間を存する
PNNトランジスタの移動時間の関大である。ESO保護団部(特にSCRR度)
EDIは、温をトリガーのブレークランの機能に関するので、PNPトランジスタの移動時間を存する。
アスタの移動時間が遅くなると、図路のトリガー時間を貫くする。ピラで、SCR保険団的のドリガーのザーの手間を選択することが望ましい。

[0004]

[発明の開示]

ESD保護回続は、PadラインとVSSタインとの間で開発されるSCRを 多し、スイッチはPadラインとSCRとの間で開発される。スイッチは、また 、VDDラインに接続されてあり、通常の飲作中でスイッチをOFF状態に見持 するが、パワーが保絶されない状態の間、スイッチをONにする。ESDパルス がPadラインに加えられると、スイッチは、ONモードにあらかい調響され 、SCRを回避しやすくし、ESDパルスがVSSタインに添れることができる。 ようにする。第2のスイッチは、SCRとVSSラインとの間に埋挟されること ができる。

[0005]

【好ましい実施形態の詳細な説明】

図3を参照する。本発明を組み込んだESD保護回路を、包括的に34で示す 、ESD保護回路34は、PNPトランジスタ(OP1)及びNPNトランジスタ (ON1)で形成されるSCR36を有する。SCR36の同じP型領域によ って提出されているので、PNPトランジスタのP1のコレクタ3号は、NPNトランジスタのN1のベース4句に、電気的に接続されている。SCR36のでの共通機能をよび目と称する。SCR36のでいる整備によって提供されているので、NPNトランジスタのN1のコレクタ42は、PNPトランジスタのP1のヘス44は、電気的に接続されている。SCR36のこの共通機能を、G2と存する、NPNトランジスタのN1のベース4句は、既発存らを達してVSSテイン46に電気的に接続され、PNPトランジスタのP1のベース44は、振見中にはよりPP・プランジスタのP1のエミッタ50/1/46に電気的に接続され、NPNトランジスタのP1のエミッタ50は、パッドライン46に電気的に接続され、NPNトランジスタのP1のエミッタ50は、パッドライン46に電気的に接続され、NPNトランジスタのN1のエミッタ52は、VSSライン46に電気的に接続されている。PNトランジスタのN1のエミッタ52は、VSSライン46に電気的に接続されている。PNトランジスタのN1のエミッタ52は、VSSライン46に電気的に接続されている。

100061

スイッチンク素子SIが、パッドライン48と、PNPトランジスタOPIの コレク938でもあらNPトラング239のHIのワース40の間に登場が 味されている。現域や1は、スイッケング素子SIとパッドライン48との間に 実践的に接続されている。第2のスイッチング素子S1とパッドライン48と 、NPNトランジスタのNIのコレクタ42でもあるFNPトランジスタOPI のペース44との間に電影がに接続されている。選択では、VSSライン46と とイッチング第7を200間に接続されている。通知では、シスライン46 とイッチング第7を200間に接続されている。各々のスイッチング 番子SIとS2のリファレンス体子やeft、VDDライン64に電気的に接続 されている。

[0007]

は関節的あるの動性で、全部の複数がパイプを行ていない(non-bia se)が移 (ESO ストレンが新年を入版でしたものあう)で、スイッチ 1 及びS2は前じる。ESDパルスが回路34に減えられるときに、スイッチ 1 及びS2は、前じたままである。それはVDDがVSSに容養的に接続され、 のくりどだびテージアップするかである。これはSG3のモラ・フォフ し、ESO 写案が排泄されたVSSに流れることができるようにする。後って、 根理部ある48、回路を領揮するためにSG93のモラ・ビアを登場を る。スイッチング男子S1 およびS2 と直列の抵抗R1 およびR2 は、電流を制限して、S1 及びS2 の起こりうるダメージを防ぐ。

[0008]

図るも参減する。図2で表もした機構図路344のコンセプトの実際に具成化し だ保証単格のを表する。国路66は、PNPトランジスタのP1及がDNPトランジスタのP1及びDNPトランジスタのP1及びDNPによって形成されているように表示されているSCR68を 有する。トランジスタのP1及びDNPには、同様に図るに関して構造したように 一個接続され、バトライン60点がVSSライン62とこのなから、TNPトランジスタの4は、図3において表示される図路340イャチ51及 が抵抗なP1として機能し、NMOSトランジスタ66は、回路340スイッチ51及 ジスクは抵抗なとして機能し、PMOSトランジスタ66のアース68は、バ ットライン36に接続される。PMOSトランジスタ64のアレイン70は、PNトランジスタの1のコンクタが構てもあるPNFトランジスタのN1のベ スを関するは実現されている。PMOSトランジスタ64のアレイア10は、PNトランジスタの1のコンクタが構てもあるPNFトランジスタ66は、NPNトラン ジスタのN1のコンク支援域でもあるPNFトランジスタの10のプレランジスタのN1のベ ジスタのN1のコンク支援域でもあるPNFトランジスタの10のプレランジスタのN1のプレランジスタのN1のコンク支援域でもあるPNFトランジスタのF1のプレランジスタのN1のコンジスタのN1のコンク支援域でもあるPNFトランジスタのF1のプレランジスタのN1のコングスをMTであるPNFトランジスタのF1のプレランジスタのN1のコングスタのN1のコングスのTNPトランジスタのF1のプレランジスタのN1のコングスタのTNPトランジスタのF1のプレランジスタのN1のプレランジスタのN1のプレランジスタのN1のプレランジスタのTNPトラングスタのTNPトランジスタのTNPトランジスタのTNPトランジスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラングスタのTNPトラ

[0009]

保護回路 3 の数件で、PMOS トランジスタ6 4 のゲート 7 2 が V DD ライ フ 1 5 に接続されるので、パイアスを R K V D ライン 7 6 に接続されるので、 R M ア S トラン スタ 5 4 8 2 7 2 にする。 V D D ディン 7 6 が パイアスきれず、 正の E S D バル スが、 V S S ライン 8 2 が競技された状態でパッドライン 6 0 8 ビットするとき V D D キャパン 9 2 スは、 E M S トランジスタ 6 のゲート 7 2 8 医ポン シャルに保ち、電流が N P N トランジスタ 9 N 1 のペース縁城 7 4 に流れること ができるようにする。 C R は、 運方に 8 G P 8 8 ミラン 水板に トリカー 七次 ダイカ 月下、 E S の変流を V S 9 2 7 から 2 に 計画する。 C 9 4 6 トリカー 電流 は、 P M O S トランジスタ 9 6 4 上に、 造水には何まする。 回路 6 6 は、 本報 別能管 T N M O S トランジスタ 9 6 4 上に、 造水には何ますれる。 回路 6 6 は、 本報 型の装置レイアウトを提供する構造に取り入れられて、回路5.8の動作において 機能しない。

[0010]

タイオード8のによって、いくつかのESの電流がVのDラインフでに行った
マイン6回から近れて、VDDキャイルクシスタドナージすることができた。

には、毎週区路らの機能性は標準を生じさせない、パッドライン60のボテン
レキれは、最初、VDDラインフ6より高いダイオード降下より高い、従って、
ーツース(gatia to a our ou) パイアスを受話し、PMOSトランシスタ68は、部間を生活放びはそれより高い情のケートンプー
ンフス(gatia to a our ou) パイアスを受話し、PMOSトランシスタ68が、Sの日88を提携にサリガーするのにサウスり間の様子ードにと
とざるようになっている。最初の国動物やで、VDDボランシャルはバッドラ

[0011]

図らを参照する。図4において表示される保護団はららを形成する半導体装置 の形が表示されており、包括的に82で示す。半導体装置82は、表面86を有 する半導体材料(どちらの伝導性タイプでもよい)の基板84を有する。基板8 4内及ひ表面86は、P型伝導性のウェル領域88である。また、基板84の表 面86且つP型ウェル領域88に隣接して、N型伝導性のウェル領域90がある 。 P型伝導性ウェル88内且つ表面86には、NMOSトランジスタのソースと ドレインを形成するN+タイプ伝導性の2つの難隔配置された領域92及び94 がある。図5に示すように、N+領域94は、Pウェル88とNウェル90との 間のジャンクションに隣接しており、Nウェル90に延びた複数の離隔配置され たフィンガー95を有する。 Pウェル88内且つ表面86には、P+タイプ伝導 性のコンタクト領域96がある。コンタクト領域96は、N+領域92から離隔 配置され、絶縁材料の絶縁ストリップ98、例えば、二酸化ケイ素が、P+コン タクト領域96とN+領域92との間のPウェル88にある。絶縁体層100(二酸化ケイ素等)が、2つのN+タイプ領域92と94との間の表面88にある 、伝導性材料の層102(ドープされたポリシリコン又は金属等)が、絶縁体度 1.00上にあって、2つのN+タイプ領域9.2と9.4との間に延びている。伝導 性の層 10.2 は、NMOSトランジスタのケートを形成する。 【0.0 1.2】

Nウェル90の表面86には、P+タイプ伝導性の一対の離隔配置された領域 104及び106かあり、PMOSトランジスタのドレイン及びソースを形成す 3. P+領域104はPウェル88とNウェル90との間のジャンクションに隣 接し、Pウェル88に延びた複数の離隔配置されたフィンガー108を有する。 P+フィンガー108は、N+フィンガー95によって互いに嵌合されている。 しかし、P+フィンガー108は維陽配置されているので、互いに嵌合されたN +フィンカー95に接触しない。必要に応じて、絶縁材料(二酸化ケイ素(図示 せず)等)が互いに嵌合されたフィンガー108と95との間に提供されること かてきる。N+タイプ伝導性のコンタクト領域110が、Nウェル90の表面8 8にあり、P+領域106から維護配置されている。絶縁材料(二酸化ケイ素等) の隔離ストリップ1 1 2 が、P + 領域1 0 6 とコンタクト領域1 1 0 との間の Nウェル9 0にある。絶縁体(二酸化ケイ素等)の度1 1 4 は、P + 領域1 0 4 と106との間の表面88にある。伝導性の材料(ドープされたポリシリコン又 は金属等)の層116が、PMOSトランジスタのゲートを形成するために絶縁 体層114にある。絶縁材料 (二酸化ケイ素等) のストリップ118が基板84 にあり、完全に装置を囲んでいる。

[0013]

半導体被害の2にあれて、44 体域の2、アウェル88、 Mウェル9のとP+ 様は10 Gは、28 4 で表示した回路56のSCの56を形成する。N+ 領域の2 後4 4、Pウェル88、地域作電100と位端性の第102は、回路56のNM のSトランジスタ66を形成する。P+ 領域104と106、Nウェル9の、地 体は第114と使用の第116は、回路56のPMのSトランジスタ6を 成45、に開発の第102と116(それぞれNMOSトランジスタ6をとPM のSトランジスタ64のゲートである)は、差域84所以上の低速性のストリップ で国内です)、Xは外勢の資料のいずわかにより、所載の回路を形成するた りに機能される。N+ 領域の2 及UP+ 領域104の互比に発きされたアメンタ6 06 及近10 861、PMOSトランジスタ64 及VMOSトランジスタ6 のための必要な接続を提供し、スイッチS:及びS2として図3で表示される回路を作動する。

[0014]

© 7 を終終する。 本美明の直接回路の更なおはよしい影 6 1 2 0 として支触的 に示す、第2 のPM のSトランジスタ 1 2 2 を含むことを終いては、回路 1 2 0 は四 4 (表示した 7 実施) である。 PM のSトランジスタ 1 2 2 のツース 1 2 4 は、抵抗 1 2 6 を 追してパットライン 6 0 に 課級を付る。 PM のSトランジスタ 1 2 2 のトレイン 1 2 6 は、以下に接続される。 (1) ネテームのレジスタ 1 3 0 を 直る V S S ライン 6 2 、(2) NM のSトランジスタ 8 8 のゲート。 PM OSトランジスタ 1 2 2 のゲート 1 3 2 は、V DD ライン 7 6 に接続される。

[0.01.5]

回路120 IL PNPトラングスタ30及びNPPトラングスタ32のペース 構成がパイアスされると、成長されたトリガーを持ちする、パイアスされなシロ りに対して、PMOSトラングスタ64及びMMOSトラングスタ68はオフ球 切にあり、SCRESDグランブをオフ状態に伴う、抵抗126は、ESDイベ ント中のPMOSトラングスタ122のアーエジャングシェン124の原因的で ないブレータダンのも今に、使走を制保するために提供される。

[0016]

図8を参照する。 本典明の課題目の更に組の形を、包括的に132として示
・ 図料132は、配答らで下MのSトラシンスカららが終われないというこ
とを排いて、図4に集示される回話56と同一である。一方、回路132で、N MOSトラングスタ66は、NPNトラングスタ32のペース44に、NMOS トラングスタ66は、NPNトラングスタ32のペース44に、MOS トラングスタ66は、NPNトラングスタ32のペース44にの、 NMOSトラングスタ66に対するヴェトバイアスは、NPNトラングスタ32のペース44にから、ローカルを表布デンシットとして選出される。

【0017】 従って、パッドラインとVSSラインとの間で接続されるSCR及び、PMO Sトランジスタ(パッドラインとSCRとの間で接続される)等の、スイッチン つき段さまむESD保護を指が、未免物によって提供される。NMOSトランジ スクの形の例えのスイッチは、GORとVSのラインとの動に理解されることが できる。VDDラインかパイプスを18名と、動いた板型のスイッチを開発で DDラインにも、スイッチは理様される。VDDラインがパイアスをれないと、 パワーを付きたけいは毎年のヴェトラインとの面でもSDがルスは、PMOS トランジスタのゲートを低ポテンシャルに得ら、NPNトランジスタのペース様 低に電点が走れるようにする。これは進ちにSORをオン材態にトリカーし、パ ルスを接地されたVSSラインにパスすることができるようにする。従って、こ ればこのパルスのがおくでする好楽回路のためのより速い作動特殊を提供する 二葉のトリカーと様だする。

【図面の簡単な説明】

[図1]

図1は、代表的な従来技術SCR保護回路の回路図である。

[図2]図2は、代表的なSCRの新面図である。

[🖾 3]

図3は、本発明を取り入れているSCR保護回路の回路図である。

rm + 1

図4は、本発明を実行するための回路の1つの形を表示している回路図である

[2]5]

図5は、図4において表示される回路を形成する業積回路の断面図である。

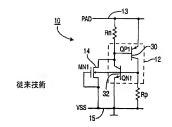
[図6] 図6は、図5の集積回路の上面図である。

[507]

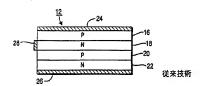
図7は、本発明の回路の他の形の回路図である。

[38]

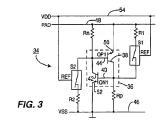
図8は本発明の回路の更に別の形の回路図である。

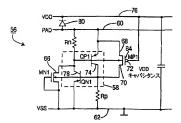


[图2]

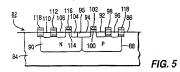


(EZ3)

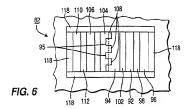


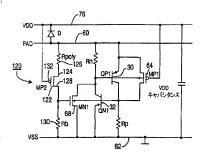


(⊠5)

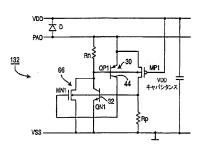


[25]





[⊠8]



	INTERNATIONAL SEARCH F	REPORT	PCT/US 00	
TPC 7	HOLL27/02 HO2H9/04		rci/us uc	721316
According 1	p international Pasent Classification SPC) or to both subcool stauchto	ation and PC		
	SEARCHED			
IPC 7	bruinehillion searched washination system followed by classificati HD1L HD2H	ina symbolin)		
Coornasia	Fire beautised cities in a previous discusses associate extent their	such discensores are not	used in the fallia a	world
	fee bods consisted during the neutralensi seest page of die ba sternal, MPI Data, PAJ, INSPEC	ue and, where pricing	SOUTH STEEL SEA)
C. DOCUM	ENTS CONSIDERED TO BE RELEVANT			
Category *	Chatth of occurrent, with indication, where appropriete, of the mi	parent beamages		Relevant to claim No
ı	US 5 452 171 A (METZ LARRY 5 ET 19 September 1995 (1995-09-19) floures 2-5	AL)		t
	column 2, line 45 - line 64 column 3, line 13 - line 42 column 4, line 13 -column 6, line	40		2-6
x x	GB 2 218 872 A (TEXAS INSTRUMENTS 22 November 1989 (1989-11-22)	S LTD)		1
٨	figure 1 page 13, line 7 -page 16, line 12	?		2-6
	-	-/		
X ~~	nel cocuments are lated in the continuation of too C.	X Store tunty	members are ficted	in anner.
'A' decurse contact of the control o	occurrent suppossible do an other the expensional and extra for the course or protein or an other to exist the thing of the course or little specific specific gas and other course or little specific specific gas specified and inferring to an eral disclosure, and, authorison or intents are published prior to the impressional filling case but may be seen or to the impressional filling case but may be seen or to the course of the course of the form to provide of colored.	'A' document member	of reference the end service comes in the end of the end in the end of the end in the end of the end in the end of the end of the end paint of the serve paint	laimed investion be considered to considered to consider a taken alone laimed (supplies laimed (supplies laimed (supplies alone laimed (supplies alone) see alone such dock- actor a person subject
ĺ	December 2000	Date of making of	1 2 01 0	
Name and	halling elonges et the BA	Authoritisd efficier		

page 1 of 2

Polesello, P

INTERNATIONAL SEARCH REPORT

PCT/US 00/21316

1 October 1996 (1996-10-01) figure 7 A A A US 5 104 001 A (EE CHMEN Y ET AL.) 10 August 1992 (1992 06-18) 10 S 1994 001 A (EE CHMEN Y ET AL.) 10 August 1992 (1992 06-18) 10 Form 1993 (1992-00-16) 10 Form 1993 (1992-00-16) 10 Form 1993 (1992-00-16) 10 Column 1, lime 45 -001umn 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 34 10 E 664 427 A (EGD HUMP 2, lime 3) 11 E 664 427 A (EGD HUMP 2, lime 3, li	1 2-6 1-6
US 5.140.401 A (LEE CHUNG Y ET AL.) 18 AUGUST 1992 (15)92-(6-18) FT AL.) 18 AUGUST 1992 (15)92-(6-18) FT AL.) 19 (15)92-(15)92-(6-18) FT AL.) 10 S 194-304 A (TEASIGNA TOPEMBER) 18 FARCH 1994 (15)93-(9-16) 19 (15)94-1994 (15)94-(9-16)94 19 (15)94-(9-16)94 19 (15)94-(9-16)94 19 (15)94-(9-16)94 19 (15)94-(9-16)94 19 (15)94-(15)94-(15)94 19 (15)94-(15)94-(15)94 19 (15)94-(15)94-(15)94 19 (15)94-(15)94-(15)94-(15)94 19 (15)94-(15)94-(15)94-(15)94-(15)94 19 (15)94-(1-6 1-3,5
10 August 1992 (1992-06-18)	1-3,5
US 5 394 394 A TELEGUMA TOPURDED 15 Nero 1993 (1993-43-16) 16 year 1993 (1993-43-16) 17 year 1994 (1993-43-16) 10 4 644 437 A (root Hurwas J) 17 February 1994 (1996-70-17) 17 years 2,3 colum 3, 1he 15 -colum 7, line 28 KEN-SHENG HURNE IF AL; 18 LITERAL LATING-PT TRICESTERS IN IN 121 ELECUTS 1997 (1994-11) 18 APPLIES COUNTY OF APPLIES DAMAGE PROTECTION 18 APPLIES COUNTY OF APPLIES DAMAGE 18 APPLIES COUNTY OF APPLIES COUNTY 1993 (1994-11) 1994 (1993-11-10)), pages 1519; 10021-4992	
16 Narch 1993 (1993-03-16) figure 2 column 1, line 45 -column 2, line 34 US 6 464 437 A (EDEE THOMAS J) 17 February 1987 (1987-02-17) figure 2; column 3, line 15 -column 7, line 28 ENEN-GENERO HUMBS ET AL. "THE SEMBYION OF SILITEDAL LATCH-UP TRICESING IN NISI ELECTOS STATIC DISCAMES DAMAS FROTECTION CHARGES JOSEAN, OF APPLIED PRINTES JOSEAN, O	
UP 6 Set 477 % (1000 HUMANS 2) 17 February 1987 (1897-128-17) 17 groves 2,3 colum 3, 18e 15 -column 7, 11m 28 (MENG-16480 HUMAN ET AL.; THE SERVITOR OF SILATERAL LATTICHET PRICESTERS IN IN 131 ELECTRO STATE 015 SEMANSE HUMANE PROTECTION JAMANES CAUDINAL OF APPLIED SAFANSSE WHOSE CONTROL OF APPLIED SAFANSSE VOL. 32, No. 118, PART 01. 10 Sevender 1994 (1993-11-01), pages 1519: 0021-4992	
17 February 1987 (1987-02-17) 19 pure 2 19 pure 2 2 2 column 3, line 15 -column 7, line 28 2 28 REAG-SERON UNNO ET AL. THE SEMINION OF SILITEND LATTI-UP TRICESING IN WISI ELECTO STATE DISCAMES MANNE FROTEION LANGUEZ JORNAL OF APPLIED PAPILS PUBLICATION COPTIE AMANESE JORNAL OF APPLIED PHYSICS. TOKYO, 70-13, 27, no. 12A, 74AT 01, 1 Newselber 1980 (1993-11-01), pages 1551: 0021-9922 1551: 0021-9922	
NENG-SHENG HUNG ET AL. "THE BEHAVIOR OF BILITIDAL LATCH-MY TRICEGRING IN RISE LECTURE" IN 1515 ELECTURE 1515 ELECT	1-6
SILATERAL LATCH-UP TRICESPING IN MISS ELECTRO STATE DISCAMRE DAWAS PROTECTION CIRCUITS JOHNAN OF APPLIED PROTECTION OF APPLIED	
	7
	10
US 5 742 083 A (LIN SMI_TROW) 21 April 1998 (1998-04-21) ffgure 3 column 3, line 22 — line 38 column 3, line 64 — column 5, line 47	8,9
US 5 157 573 A (LEE ALAN ET AL) 20 October 1992 (1992-10-20) figures 5,6 column 9, line 6 -column 11, line 40	8

T (SW210 possession of encode sheet) GMy 19621

page 2 of 2

INTERNATIONAL SEARCH REPORT Intern. of Application No. PERSONALISMS OF THESE PARTY CHARLES PCT/US 00/21316 Patent document ofted in search report Publication deta Pases family member(a) 5400202 A 2283857 A,B 7183394 A 2268007 A,B 6053407 A 21-03-1995 17-05-1995 21-07-1995 US 5452171 A 19-09-1995 US GB JP SB 22-12-1993 25-02-1994 JP 22-11-1989 GB 2218872 A NONE GB GB JP 2286287 A,B 2319893 A,B 7263566 A 09-08-1995 03-06-1998 13-10-1995 US 5561577 Α DI-10-1996 US 5140401 A 18-08-1992 NONE 24-06-1996 11-06-1991 11-10-1995 06-04-1995 02-11-1995 02-05-1991 25-02-1992 US 5194394 А 16-03-1993 JP JP 2062634 C 2062634 C 3136371 A 7095596 B 69017348 D 69017348 T DE DE 0424710 A 5091766 A ŪS 1285983 A 3676696 D 0248035 A 2003447 A 6001941 B 63501330 T 8702837 A 09-07-1991 07-02-1991 09-12-1987 01-11-1988 05-01-1994 19-05-1968 07-05-1987 US 4644437 17-02-1987 CA DE EP JP JP NO US 5742083 21-04-1998 HONE US 5157573 20-10-1992 5051860 A 5270565 A 24-09-1991 14-12-1993

Form PC1/SA:210 (unset forming smart) (Ady 1983)

フロントページの味き

(51) Int.C(.7 識別記号 Fi テーマコート (参考) H O 1 L 27/06 3 1 1 HO1L 27/06 1010 27/092 29/74 H O 3 K 19/003 (81)指定国 FP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, I T. LU. MC. NL. PT. SE), JP. KR. S (72)発明者 アヴェリー、 レスリー、 ロナルド アメリカ合衆国。 ニュージャージー州。 フレミントン。 キングウッド・ロック タウン ロード 417 Fラーム(参考) 5F005 CADI CADS 5F03B AV06 AV13 BH02 BH04 BH06 BH13 E720 5F048 AA02 AB10 AC03 AC05 AC10 BED3 CCD1 CCD5 CCD6 CCDB CC10 CC16 CC19 5F082 AA33 BC04 BC09 BC11 BC13

> BC15 FA16 GAD4 5JD32 AAD2 AAD5 AA11 AC18